

Patent



IFW

Customer No. 31561  
Application No.: 10/711,379  
Docket No. 12474-US-PA

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Applicant : Lu et al.  
Application No. : 10/711,379  
Filed : Sep 15, 2004  
For : METHOD OF PLANARIZING SPIN-ON MATERIAL  
LAYER AND MANUFACTURING PHOTORESIST LAYER  
Examiner : N/A  
Art Unit : 2814

---

ASSISTANT COMMISSIONER FOR PATENTS

Arlington, VA 22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 93105817,  
filed on: 2004/3/5.

A return prepaid postcard is also included herewith.

Respectfully Submitted,  
JIANQ CHYUN Intellectual Property Office

Dated: Dec. 23, 2004

By: Belinda Lee  
Belinda Lee  
Registration No.: 46,863

**Please send future correspondence to:**

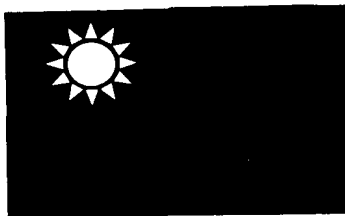
**7F.-1, No. 100, Roosevelt Rd.,**

**Sec. 2, Taipei 100, Taiwan, R.O.C.**

**Tel: 886-2-2369 2800**

**Fax: 886-2-2369 7233 / 886-2-2369 7234**

**E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw**



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder：

申請日：西元 2004 年 03 月 05 日  
Application Date

申請案號：093105817  
Application No.

**CERTIFIED COPY OF  
PRIORITY DOCUMENT**

申請人：茂德科技股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2004 年 9 月 日  
Issue Date

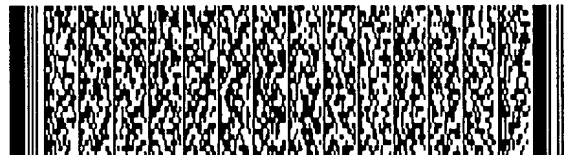
發文字號：09320837280  
Serial No.

|               |       |
|---------------|-------|
| 申請日期：2004.3.5 | IPC分類 |
| 申請案號：93105817 |       |

(以上各欄由本局填註)

## 發明專利說明書

|                    |                      |   |
|--------------------|----------------------|---|
| 一、<br>發明名稱         | 中文                   | 旋塗材料層之平坦化方法及光阻層之製造方法  |
|                    | 英文                   | PLANARIZATION METHOD OF SPIN-ON MATERIAL LAYER AND MANUFACTURING METHOD OF PHOTORESIST LAYER  |
| 二、<br>發明人<br>(共3人) | 姓名<br>(中文)           | 1. 盧俊男<br>2. 蔡念諭  |
|                    | 姓名<br>(英文)           | 1. LU, JEFFERSON<br>2. TSAI, NIEN YU  |
|                    | 國籍<br>(中英文)          | 1. 中華民國 TW 2. 中華民國 TW   |
|                    | 住居所<br>(中文)          | 1. 屏東縣恆春鎮城西里西門路23巷57號<br>2. 台北市仁愛路四段266巷10號3樓   |
|                    | 住居所<br>(英文)          | 1. No. 57, Lane 23, Simen Rd., Hengchun Township Pingtung County 946, Taiwan (R.O.C.)<br>2. 3F, No. 10, Lane 266, Sec. IV, Jen-Ai Rd., Taipei, Taiwan, R.O.C. |
| 三、<br>申請人<br>(共1人) | 名稱或姓名<br>(中文)        | 1. 茂德科技股份有限公司   |
|                    | 名稱或姓名<br>(英文)        | 1. ProMOS Technologies Inc.   |
|                    | 國籍<br>(中英文)          | 1. 中華民國 TW  |
|                    | 住居所<br>(營業所)<br>(中文) | 1. 新竹科學工業園區力行路十九號3樓 (本地址與前向貴局申請者相同)   |
|                    | 住居所<br>(營業所)<br>(英文) | 1. 3F., No. 19, Li Hsin Rd., Science Based Industrial Park, Hsinchu, Taiwan, R.O.C.   |
|                    | 代表人<br>(中文)          | 1. 胡洪九  |
|                    | 代表人<br>(英文)          | 1. HU, HUNG CHIU  |



|       |       |
|-------|-------|
| 申請日期： | IPC分類 |
| 申請案號： |       |

(以上各欄由本局填註)

## 發明專利說明書

|                    |                      |  |
|--------------------|----------------------|--|
| 一、<br>發明名稱         | 中文                   |  |
|                    | 英文                   |  |
| 二、<br>發明人<br>(共3人) | 姓名<br>(中文)           | 3. 楊淑卿   |
|                    | 姓名<br>(英文)           | 3. YANG, SHU CHING   |
|                    | 國籍<br>(中英文)          | 3. 中華民國 TW   |
|                    | 住居所<br>(中文)          | 3. 台北縣泰山鄉泰林路二段522巷6號2樓   |
|                    | 住居所<br>(英文)          | 3. 2F., No. 6, Lane 522, Sec. 2, Tailin Rd., Taishan Township Taipei County 243, Taiwan (R.O.C.) |
| 三、<br>申請人<br>(共1人) | 名稱或<br>姓名<br>(中文)    |  |
|                    | 名稱或<br>姓名<br>(英文)    |  |
|                    | 國籍<br>(中英文)          |  |
|                    | 住居所<br>(營業所)<br>(中文) |  |
|                    | 住居所<br>(營業所)<br>(英文) |  |
|                    | 代表人<br>(中文)          |  |
|                    | 代表人<br>(英文)          |  |



四、中文發明摘要 (發明名稱：旋塗材料層之平坦化方法及光阻層之製造方法)

一種旋塗材料層之平坦化方法，此方法係提供基底，此基底中已形成有多數個開口。然後，於基底上形成旋塗材料層，此旋塗材料層填滿開口。接著，進行電漿蝕刻製程，移除部分旋塗材料層直到暴露出基底表面。其中在此電漿蝕刻製程中，冷卻基底，使基底表面與開口內之旋塗材料層維持一蝕刻選擇比，以得到一平坦化之旋塗材料層。

伍、(一)、本案代表圖為：第3圖

(二)、本案代表圖之元件代表符號簡單說明：

300：反應室

302：晶圓

304：承載台

306：流體進入口

六、英文發明摘要 (發明名稱：PLANARIZATION METHOD OF SPIN-ON MATERIAL LAYER AND MANUFACTURING METHOD OF PHOTORESIST LAYER)

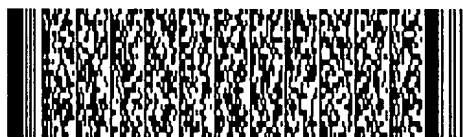
A planarization method of spin-on material layer is provided. A substrate having a plurality of openings is provided. A spin-on material layer is formed on the substrate and filled with the openings. A plasma etching process is performed to removing a part of the spin-on material layer until the substrate surface is exposed. During the plasma etching process, the substrate is



四、中文發明摘要 (發明名稱：旋塗材料層之平坦化方法及光阻層之製造方法)

六、英文發明摘要 (發明名稱：PLANARIZATION METHOD OF SPIN-ON MATERIAL LAYER AND MANUFACTURING METHOD OF PHOTORESIST LAYER)

cooled to keep the spin-on material layer on substrate surface and the spin-on material layer in the openings having an etching selectivity. Then a planarization spin-on material layer is obtained.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



## 五、發明說明 (1)

### 發明所屬之技術領域

本發明是有關於一種半導體製程，且特別是有關於一種旋塗材料層之平坦化方法及光阻層之製造方法。

### 先前技術

在要求電路積集化越來越高的情況下，整個電路元件大小的設計也被迫往尺寸不停縮小的方向前進。而整個半導體製程中最舉足輕重的可說是微影(Photolithography)製程，凡是與金氧半導體(Metal-Oxide-Semiconductor; MOS)元件結構相關的，舉例來說，各層薄膜的圖案(Pattern)，及摻有雜質(Dopants)的區域，都是由微影這個步驟來決定的。而且，整個半導體工業的元件積集度(Integration)，是否能繼續更小的線寬進行，也取決於微影製程技術的發展。

微影的原理如下：先在晶圓的表面上塗佈一層曝光材料，此曝光材料稱為光阻。然後，來自光源的平行光經過光罩上的圖形後，照射在光阻上，使光阻進行選擇性的曝光，於是光罩上的圖形便完整的轉移至光阻上。

上述覆蓋光阻的步驟是半導體製程中必要的過程之一。第1A圖至第1B圖為習知塗佈光阻於具有不同密度的開口後產生階梯高度差之結構剖面圖。

請參照第1A圖，基底100可為矽基底或是具有介電層、半導體材料層、或導電層覆蓋之半導體結構。此基底100上具有多數個開口102，且這些開口102使基底100





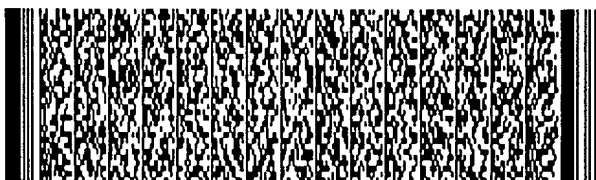
## 五、發明說明 (2)

區分為開口密集區104與開口疏鬆區106。開口密集區104表示存在有兩個以上的開口102，且這些開口102之間的間隔較小。開口疏鬆區106例如是只具有單一個開口，或者開口之間的間距相當的大。

接著，請參照第1B圖，利用旋轉塗佈之方式於基底100上形成光阻層108，光阻層108在塗佈過程填入(fill-in)開口102中。由於開口密集區104與開口疏鬆區106之密度相差甚大，使得開口密集區104與開口疏鬆區106上之光阻層108厚度不一致因而造成階梯高度差110(step height)。

上述之階梯高度差對各種不同之後續製程會造成蝕刻不均勻及聚焦不正確之缺點。為了消除上述階梯高度差，習知係採用反覆進行數次回蝕與光阻塗佈之方法(如美國專利US6,482,716號案、美國專利US6,630,397等)。亦即，在產生階梯高度差之後，將基底移至蝕刻機台進行回蝕。然後，基底再送至微影機台進行光阻塗佈。如此，反覆進行數個循環，可藉以逐漸減小階梯高度差。然而，上述方法僅能逐漸減小階梯高度差，卻不能使階梯高度差完全消除。而且，上述方法需使基底反覆在蝕刻機台與微影機台間進行，如此不僅浪費製程時間，且大幅提高製造成本。

另一方面，此種形成階梯高度差之現象並不限於光阻塗佈，其他旋塗式材料如底層抗反射塗佈層、旋塗式玻璃層等亦會出現此種狀況，因此，有必要尋求解決之



## 五、發明說明 (3)

道。

### 發明內容

本發明之一目的為提供一種旋塗材料層之平坦化方法，可用以完全消除當塗佈旋塗材料於不同密度的開口上時所產生之階梯高度差。

本發明之再一目的為提供一種光阻層的製造方法，可以簡化為消除階梯高度差所進行之冗長製程，因而縮短製程時間，進而降低製造成本。

本發明之又一目的為提供一種光阻層的製造方法，用於製作深溝渠式電容器或雙金屬鑲嵌結構時，不但可簡化製程，還可以使晶圓上的可用區域增加，進而降低製造成本。

本發明提供一種旋塗材料層之平坦化方法，此方法係提供基底，此基底中已形成有至少一個開口。然後，於基底上形成旋塗材料層，此旋塗材料層填滿開口。接著，進行電漿蝕刻製程，移除部分旋塗材料層直到暴露出基底表面，其中在電漿蝕刻製程中，冷卻基底，使基底表面與開口內之旋塗材料層維持一蝕刻選擇比，以得到一平坦化之旋塗材料層。

在上述之方法中，旋塗材料層之材質可為光阻、底層抗反射塗佈材料、旋塗式玻璃、或旋塗式介電材料等。在電漿蝕刻製程中，冷卻基底之方法可於基底的背面通入流體，使基底之溫度維持在 $50^{\circ}\text{C}$ 以下，使基底表面與開口內之旋塗材料層蝕刻選擇比大於3。開口可為雙



#### 五、發明說明 (4)

重金屬鑲嵌結構之金屬鑲嵌開口、導線間之溝渠、介層窗開口、接觸窗開口、或欲形成深溝渠式電容器之深溝渠等。

而且，在上述方法中，基底至少可區分為開口密集區與開口疏鬆區，旋塗材料層在開口密集區上之厚度小於在開口疏鬆區上之厚度。而電漿蝕刻製程係偵測基底旋塗材料或旋塗材料層之一訊號，第一訊號係為蝕刻旋塗材料層至暴露出開口之訊號，第二訊號係為蝕刻旋塗材料層時之訊號。之基底表面材料層時之訊號。

本發明於基底背面通入流體，以控制晶圓的溫度，而減緩開口內之旋塗材料層的蝕刻速率大於開口內之旋塗材料層的蝕刻速率，而可達到使旋塗材料層平坦的效果。

本發明於上述電漿蝕刻製程後，可進行回蝕刻製程，移除部分開口內之旋塗材料層，可使旋塗材料層之表面低於基底表面一段距離，而可應用於欲形成深溝渠。而電容器之深溝渠與欲形成雙金屬鑲嵌結構之介層窗。而裝置中進行，不但可以簡化製程，還可以縮短製程時間、進而降低製作成本。

本發明之旋塗材料層之平坦化方法，在應用於製作欲形成深溝渠式電容器之深溝渠與欲形成雙金屬鑲嵌結



## 五、發明說明 (5)

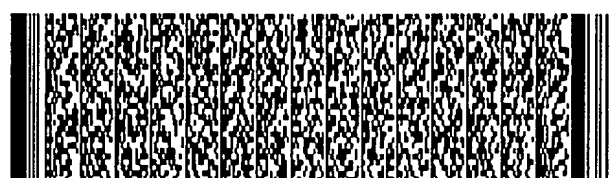
構之介層窗之製程時，可以減少虛設開口的個數，甚至不需要使用虛設開口，因此晶圓上的可用區域較大。

本發明再提供一種光阻層之製造方法，此方法係提供基底，此基底上已形成有介電層。然後，於介電層中形成多個開口，使基底上至少可區分為兩個區域，此兩個區域具有不同的開口密度。接著，於基底上形成填滿開口之旋塗材料層後，進行電漿蝕刻製程，移除部分旋塗材料層直到暴露出基底表面，其中在電漿蝕刻製程中，冷卻基底，使基底表面與開口內之旋塗材料層維持一蝕刻選擇比，以得到一平坦化之旋塗材料層。之後，於基底上形成光阻層。

在上述方法中，旋塗材料層之材質可為光阻、底層抗反射塗佈材料、旋塗式玻璃、或旋塗式介電材料等。在電漿蝕刻製程中使基底之溫度維持在 $50^{\circ}\text{C}$ 以下之方法為於基底的背面通入流體，使基底表面與開口內之旋塗材料層蝕刻選擇比大於3。而且，開口可為雙重金屬鑲嵌結構之介層窗或溝槽。

本發明之光阻層的製造方法，由於密集區與疏鬆區上之旋塗材料層的階梯高度差消失了，因而可以避免後續曝光製程中產生聚焦不準確或關鍵尺寸產生偏差問題。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下。



## 五、發明說明 (6)

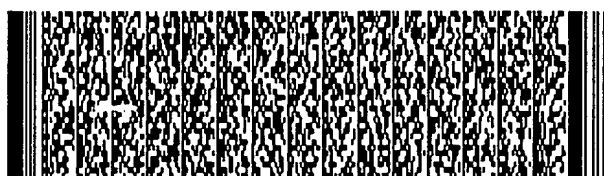
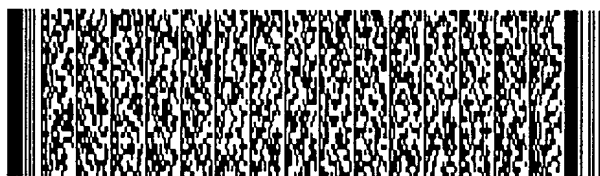
### 實施方式

本發明提供一種旋塗材料層之平坦化方法，亦即，在半導體製程中，用以消除當塗佈旋塗材料於不同密度的開口上時所產生之階梯高度差之方法。在此，所謂旋塗材料包括光阻材料、底層抗反射塗佈材料、旋塗式玻璃(Spin On Glass, SOG)、旋塗式介電材料或任何適用於旋轉塗佈的材料等。

第2A圖至第2B圖所繪示為本發明之較佳實施例之旋塗材料層之平坦化方法的製程剖面圖。

首先，如第2A圖所示，提供基底200，此基底200例如是矽基底或具有介電層、半導體材料層、或導電層覆蓋之半導體結構。此基底200上具有多數個開口202，這些開口202例如是雙重金屬鑲嵌結構之金屬鑲嵌開口、導線間之溝渠、介層窗開口、接觸窗開口、與欲形成深溝渠式電容器之深溝渠其中之一。這些開口202使基底200區分為開口密集區204與開口疏鬆區206。開口密集區204表示存在有兩個以上的開口202，且這些開口202之間的時間隔較小。開口疏鬆區206例如是只具有單一個開口，或者開口之間的間距很大。亦即，開口密集區204的開口密度大於開口疏鬆區206(在此：開口密度是指每一單位面積的開口數目)。

接著，利用旋轉塗佈之方式於基底200上形成旋塗材料層208，旋塗材料層208在塗佈過程填入(fill-in)開口202中。由於開口密集區204與開口疏鬆區206之密度相差



#### 五、發明說明 (7)

甚大，使得開口密集區204與開口疏鬆區206上之旋塗材料層208厚度不一致因而造成階梯高度差210。

接著，請參照第2B圖，進行電漿蝕刻製程，以移除基底200表面上之旋塗材料層208。在此電漿蝕刻製程中，冷卻基底200，使開口202內之旋塗材料層208之蝕刻速率小於基底200表面上之旋塗材料層208之蝕刻速率，較佳是使基底200表面與開口202內之旋塗材料層之蝕刻選擇比大於3。因此在移除完圖案密集區204的基底200表面上的旋塗材料層208，然後繼續移除開口疏鬆區206的基底200表面上的旋塗材料層208時，就可以避免圖案密集區204內之開口202被過度蝕刻，而能夠形成平坦的旋塗材料層208a。在電漿蝕刻製程中，冷卻基底200之方法例如是於基底200背面通入流體。流體包括氣體或液體，其例如是氮氣或冷卻水。在此電漿蝕刻製程中，較佳是控制基底200的溫度為50℃以下。

上述電漿蝕刻製程可藉由偵測旋塗材料層208做為蝕刻終點之訊號。當蝕刻旋塗材料層208至暴露出開口密集區204之基底200表面材料時，會出現一第一訊號(如第3圖所示之點A)。當蝕刻旋塗材料層208至暴露出開口疏鬆區206之基底200表面後，可得到一第二訊號(如第3圖所示之點B)，此第二訊號即可做為移除基底200表面上之旋塗材料層208之蝕刻終點訊號。此外，上述電漿蝕刻製程亦可選擇於第一訊號出現之後才冷卻基底200(通入流體至基底200背面)，使開口202內之旋塗材料層208之蝕刻



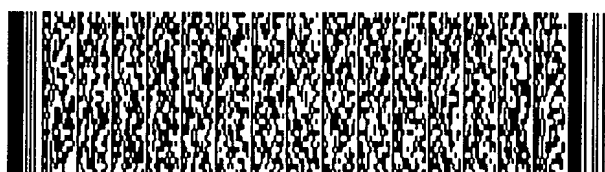
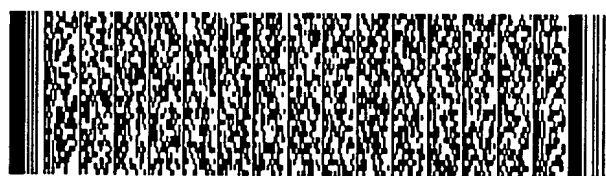
#### 五、發明說明 (8)

速率小於基底200表面上之旋塗材料層208之蝕刻速率，而形成平坦的旋塗材料層208a，如此可減短此電漿蝕刻之製程時間(請參照後續第4及5圖之敘述)。當然，電漿蝕刻製程亦可藉由偵測基底200表面材料做為蝕刻終點之訊號。

第4圖所繪示為電漿反應室之示意圖，其係用以說明本發明冷卻基底之方法。

請參照第4圖，在電漿蝕刻反應室300中，將晶圓302(基底)放置於承載台304上(例如是靜電吸盤)。而在承載台304中設置有多個流體進入口306，這些流體進入口306間接的接觸晶圓302背面。於是，在進行電漿蝕刻製程時，由流體進入口306通入流體，以從晶圓302背面控制晶圓302之溫度，進而改變晶圓302上之旋塗材料層的蝕刻速率。值的注意的是通入於晶圓背面之流體並不會參與電漿蝕刻室中的化學反應，此流體僅是用於冷卻晶圓300之溫度。

接著，以旋塗材料層之材質為光阻、流體為氮氣(其溫度為室溫)為例，說明本發明之旋塗材料層之平坦化方法的原理。第5圖所繪示為通入之氮氣壓力與蝕刻速率的關係圖。在第5圖中符號◆表示基底表面上之光阻的蝕刻速率，符號■表示開口內之光阻的蝕刻速率。第6圖所繪示為通入之氮氣壓力與蝕刻選擇比(Etching Selectivity)(基底表面上與開口內之光阻的蝕刻速率比)之關係圖。



## 五、發明說明 (9)

請參照第5圖，當未通入氮氣至晶圓背面時，基底表面上之光阻的蝕刻速率與開口內之光阻的蝕刻速率相差不大。當通入氮氣至晶圓背面後，開口內之光阻的蝕刻速率逐漸變小。當氮氣壓力大於2托耳時，開口內之光阻的蝕刻速率逐漸變穩定。而且，如第6圖所示隨著通入至晶圓背面之氮氣壓力逐漸增大，晶圓上的蝕刻選擇比會趨於穩定。一般在進行光阻的電漿蝕刻製程時，反應室內之溫度通常會高於 $100^{\circ}\text{C}$ 以上，而本發明於晶圓背面通入室溫( $25^{\circ}\text{C}$ )的氮氣，使晶圓的溫度降至 $50^{\circ}\text{C}$ 以下，而減緩開口內之光阻的蝕刻速率，亦即使基底表面之光阻的蝕刻速率大於開口內之光阻的蝕刻速率，較佳是使基底表面與開口內之旋塗材料層之蝕刻選擇比大於3，而可以達到使光阻層平坦的效果。

上述說明只是本發明的一個實例，當然在電漿蝕刻製程中，控制基板溫度等操作參數會隨著旋塗材料層之材質而有所不同。

上述本發明之方法可廣泛應用於各類製程中，且較習知方法簡易。運用本發明之方法使塗佈之光阻完全平坦化之後，可藉以避免後續曝光製程中產生的聚焦不準確或關鍵尺寸產生偏差等缺點。本發明可應用的實例包括深溝渠式電容器製程與雙金屬鑲嵌製程。

對於深溝渠式電容器製程而言，在製作下電極時，需要於深溝渠中填入旋塗材料層，以定義出下電極的形形成深度。然而，若基底上同時具有深溝渠疏鬆區與深溝





## 五、發明說明 (10)

渠密集區時，形成於基底上的旋塗材料層在深溝渠疏鬆區與深溝渠密集區上之深度並不相同。之後，回蝕刻旋塗材料層以定義出下電極之深度時，就會造成旋塗材料的厚度不一致，而使得製作出來之溝渠式電容器的特性不一致。而且，為了避免上述問題，還需於深溝渠周邊設置多個虛設(Dummy)溝渠，而造成晶圓上的可用區域變小。

對於雙金屬鑲嵌製程而言，一般為業界常用先形成介層窗(Via)再形成溝槽(Trench)製程，在製作完介層窗後，需要於介層窗中填入旋塗材料層，再將旋塗材料層回蝕刻，以做為後續溝槽蝕刻時的底層保護層。然而，若基底上同時具有介層窗疏鬆區與介層窗密集區時，形成於基底上的旋塗材料層在介層窗疏鬆區與介層窗密集區上之厚度並不相同。之後，回蝕刻旋塗材料層至一預定深度時，就會造成旋塗材料的深度不一致，而使得製作出來之雙金屬鑲嵌的特性不一致。而且，為了避免上述問題，還需於介層窗周邊設置多個虛設介層窗，而造成晶圓上的可用區域變小。

第7圖所繪示為將本發明之方法應用於深溝渠式電容器或雙金屬鑲嵌製程剖面圖。

接續於第2B圖，其中開口202包括欲形成深溝渠式電容器之深溝渠與欲形成雙金屬鑲嵌結構之介層窗。請參照第7圖，進行另一回蝕刻製程，移除部份開口202內之旋塗材料層208a，直到旋塗材料層208a與基底200表面相



#### 五、發明說明 (11)

距一段預設距離。由於，在開口密集區204與開口疏鬆區206上之旋塗材料層208的階梯高度差210(如第2A圖所示)消失了，因此填入各個開口202中的旋塗材料層208a會具有接近的厚度，而可以避免製作出來之深溝渠式電容器或雙金屬鑲嵌的特性不一致之問題。除此之外，在此回蝕刻製程中可選擇不控制基底200之溫度(不通入流體至基底200背面)，而繼續進行旋塗材料層208a的電漿蝕刻製程，可使開口202內之旋塗材料層208之蝕刻速率較快(參照第4圖)，如此可縮短整體製程時間，進而降低製造成本。

第8A圖與第8B圖為分別繪示以習知的方法與本發明之方法於深溝渠中填入光阻層的掃描式電子顯微鏡照片圖。如第8A圖所示，以習知方法於深溝渠中填入光阻層，光阻層深度會不一致。然而，如第8B圖所示，以本發明之方法形成的光阻層深度非常均勻。

因此，利用本發明之方法製作深溝渠式電容器或雙金屬鑲嵌，不但可以避免製作出來之深溝渠式電容器或雙金屬鑲嵌的特性不一致之問題，還可以減少虛設溝渠或介層窗的個數，甚至不需要使用虛設溝渠或介層窗，因此晶圓上的可用區域較大。此外，本發明之電漿蝕刻製程與回蝕刻製程可在同一個電漿蝕刻反應室中進行，不但可以簡化製程，還可以縮短製程時間、進而降低製作成本。另外，本發明之回蝕刻製程較佳是在第二訊號(如第3圖所示之點B)出現之後再進行。



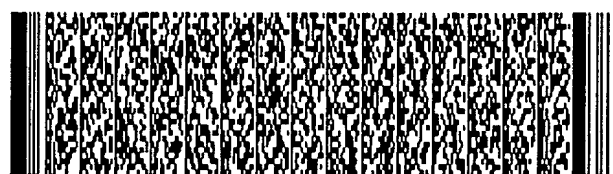
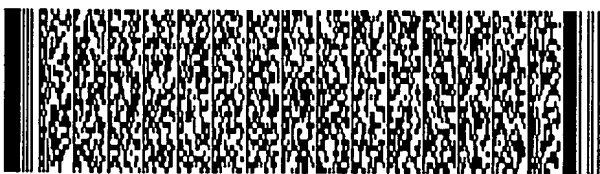
## 五、發明說明 (12)

另一方面，對於雙金屬鑲嵌製程而言，通常是先形成介層窗，然後再形成溝槽。然而，形成介層窗後，通常要在基底上形成光阻層以定義出溝渠的位置。然而，若基底上同時具有介層窗疏鬆區與介層窗密集區，就會有聚焦不準確及關鍵尺寸產生偏差之問題。相反地，先形成溝槽，然後再形成介層窗的雙金屬鑲嵌製程亦存在相同問題。

第9圖所繪示為將本發明之方法應用於雙金屬鑲嵌製程剖面圖。

接續於第2B圖，其中此雙金屬鑲嵌製程若為先形成介層窗之製程，則開口202為位於基底200上介電層中之介層窗；若為先形成溝槽之製程，則開口202為位於基底200上介電層中之溝槽。請參照第8圖，於基底200上形成一光阻層214。由於，開口密集區204與開口疏鬆區206上之旋塗材料層208的階梯高度差210(如第2A圖所示)消失了，所形成的光阻層214厚度均勻一致，因而可以避免後續曝光製程中產生聚焦不準確或關鍵尺寸產生偏差問題。此外，在形成光阻層214之前，可選擇於基底200上形成一抗反射層。另外，若此開口202為介層窗，則在形成光阻層214之前，亦可選擇進行一回蝕刻製程將旋塗材料層208a蝕刻至與基底200表面相距一段預設距離。

綜合上述，本發明之旋塗材料層之平坦化方法，可用以完全消除當塗佈旋塗材料於不同密度的開口上時，所產生之階梯高度差。



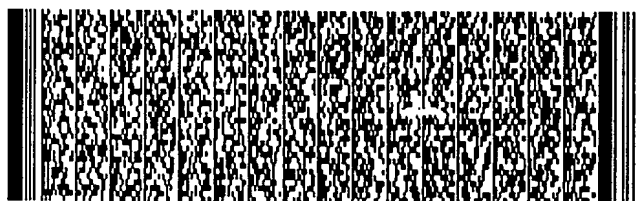
##### 五、發明說明 (13)

當然，本發明之旋塗材料層之平坦化方法，也可以應用於當塗佈旋塗材料於具有單一的開口之基底上或塗佈旋塗材料於具有均勻的開口密度的基底上之情況。

而且，本發明之旋塗材料層的製作方法，可以用以簡化習知為了消除階梯高度差所進行之冗長製程，因而縮短製程時間，進而降低製造成本。

此外，本發明之旋塗材料層的製作方法，用於製作深溝渠是電容器或雙金屬鑲嵌結構時，不但可簡化製程，還可以使晶圓上的可用區域增加，進而降低製造成本。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

第1A圖至第1B圖為習知塗佈光阻於具有不同密度的開口後產生階梯高度差之結構剖面圖。

第2A圖至第2B圖為本發明之較佳實施例之旋塗材料層之平坦化方法的製程剖面圖。

第3圖為旋塗材料層之移除時間與訊號強度關係圖。

第4圖為電漿反應室之示意圖。

第5圖為通入之氮氣壓力與蝕刻速率的關係圖。

第6圖為通入之氮氣壓力與蝕刻選擇比(Etching Selectivity) (基底表面上與開口內之光阻的蝕刻速率比)之關係圖。

第7圖為將本發明之方法應用於深溝渠式電容器或雙金屬鑲嵌製程剖面圖。

第8A圖與第8B圖為分別繪示以習知的方法與本發明之方法於深溝渠中填入光阻層的掃描式電子顯微鏡照片圖。

第9圖為將本發明之方法應用於雙金屬鑲嵌製程剖面圖。

### 【圖式標示說明】

100、200：基底

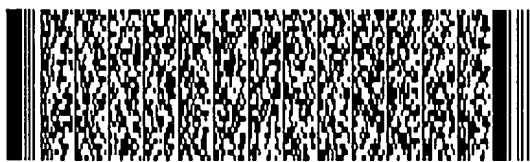
102、202：開口

104、204：開口密集區

106、206：開口疏鬆區

108、214：光阻層

110、210：階梯高度差



圖式簡單說明

208、208a：旋塗材料層

300：反應室

302：晶圓

304：承載台

306：流體進入口



## 六、申請專利範圍

1. 一種旋塗材料層之平坦化方法，至少包括：

提供一基底，該基底中已形成有至少一個開口；

於該基底上形成一旋塗材料層，該旋塗材料層填滿該開口；以及

進行一電漿蝕刻製程，移除部分該旋塗材料層直到暴露出該基底表面，其中在該電漿蝕刻製程中，冷卻該基底，使該基底表面與該開口內之該旋塗材料層維持一蝕刻選擇比，以得到一平坦化之旋塗材料層。

2. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中該旋塗材料層之材質係選自光阻、底層抗反射塗佈材料、旋塗式玻璃材料與旋塗式介電材料其中之一。

3. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中在該電漿蝕刻製程中，冷卻該基底，使該基底之溫度在50℃以下。

4. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中在該電漿蝕刻製程中，控制該基底之溫度之方法包括於該基底的背面通入一流體。

5. 如申請專利範圍第4項所述之旋塗材料層之平坦化方法，其中該流體包括氣體與液體之其中之一。

6. 如申請專利範圍第4項所述之旋塗材料層之平坦化方法，其中該流體包括氬氣與冷卻水之其中之一。

7. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中該開口係選自雙重金屬鑲嵌結構之金屬鑲嵌



#### 六、申請專利範圍

開口、導線間之溝渠、介層窗開口、接觸窗開口與欲形成深溝渠式電容器之深溝渠其中之一。

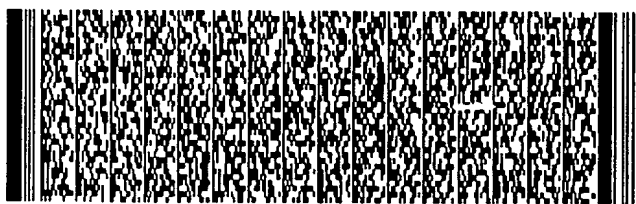
8. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中該基底至少可區分為一開口密集區與一開口疏鬆區，且該旋塗材料層在該開口密集區上之厚度小於在該開口疏鬆區上之厚度。

9. 如申請專利範圍第8項所述之旋塗材料層之平坦化方法，其中該電漿蝕刻製程包括一蝕刻終點訊號，該蝕刻終點訊號之偵測係選自該旋塗材料層與該基底表面材料其中之一。

10. 如申請專利範圍第8項所述之旋塗材料層之平坦化方法，其中該電漿蝕刻製程包括一蝕刻終點訊號，該蝕刻終點訊號包括一第一訊號及一第二訊號，該第一訊號係為蝕刻該旋塗材料層至暴露出該開口密集區之該基底表面材料時之訊號，該第二訊號係為蝕刻該旋塗材料層至暴露出該開口疏鬆區之該基底表面材料層時之訊號。

11. 如申請專利範圍第10項所述之旋塗材料層之平坦化方法，其中在該電漿蝕刻製程係於偵測出該第一訊號後，冷卻該基底。

12. 如申請專利範圍第10項所述之旋塗材料層之平坦化方法，其中在偵測出該第二訊號後，更包括進行一回蝕刻製程，移除部分該開口內之該旋塗材料層，使該旋塗材料層之表面低於該基底表面一段距離。





## 六、申請專利範圍

13. 如申請專利範圍第12項所述之旋塗材料層之平坦化方法，其中該些開口包括欲形成深溝渠式電容器之深溝渠與欲形成雙金屬鑲嵌結構之介層窗其中之一。

14. 如申請專利範圍第12項所述之旋塗材料層之平坦化方法，其中該回蝕刻製程係不冷卻該基底。

15. 如申請專利範圍第12項所述之旋塗材料層之平坦化方法，其中該電漿蝕刻製程與該回蝕刻製程係在同一個電漿蝕刻裝置中進行。

16. 如申請專利範圍第10項所述之旋塗材料層之平坦化方法，其中該電漿蝕刻製程包括：

在偵測出該第一信號之前，不冷卻該基底；

在偵測出該第一信號之後至偵測出該第二信號之前，冷卻該基底；以及

在偵測出該第二信號之後，不冷卻該基底。

17. 如申請專利範圍第10項所述之旋塗材料層之平坦化方法，其中該電漿蝕刻製程包括：

在偵測出該第二信號之前，冷卻該基底；以及

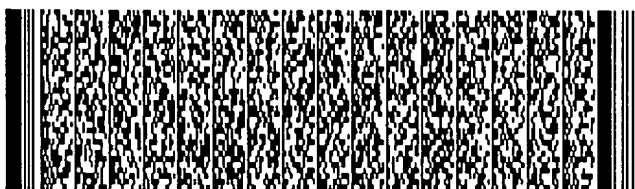
在偵測出該第二信號之後，不冷卻該基底。

18. 如申請專利範圍第1項所述之旋塗材料層之平坦化方法，其中該蝕刻選擇比大於3。

19. 一種光阻層之製造方法，至少包括：

提供一基底，該基底上已形成有一介電層；

於該介電層中形成多數個開口，使該基底上至少可區分為兩個區域，該兩個區域具有不同的開口密度；



## 六、申請專利範圍

於該基底上形成一旋塗材料層，該旋塗材料層並填滿該些開口；

進行一電漿蝕刻製程，移除部分該旋塗材料層直到暴露出該基底表面，其中在該電漿蝕刻製程中，冷卻該基底，使該基底表面與該些開口內之該旋塗材料層維持一蝕刻選擇比，以得到一平坦化之旋塗材料層；以及

於該基底上形成一光阻層。

20. 如申請專利範圍第19項所述之光阻層之製造方法，其中該旋塗材料層之材質係選自光阻、底層抗反射塗佈材料、旋塗式玻璃材料與旋塗式介電材料其中之一。

21. 如申請專利範圍第19項所述之光阻層之製造方法，其中在該電漿蝕刻製程中，冷卻該基底，使該基底之溫度在50℃以下。

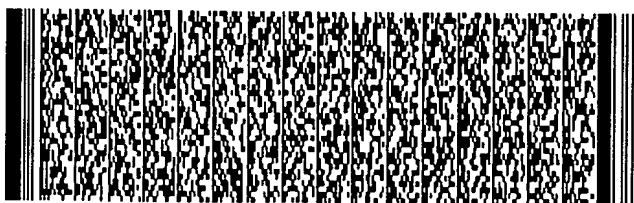
22. 如申請專利範圍第19項所述之光阻層之製造方法，其中在該電漿蝕刻製程中，冷卻該基底之方法包括於該基底的背面通入一流體。

23. 如申請專利範圍第22項所述之光阻層之製造方法，其中該流體包括氣體與液體其中之一。

24. 如申請專利範圍第22項所述之光阻層之製造方法，其中該流體包括氬氣與冷卻水之其中之一。

25. 如申請專利範圍第19項所述之光阻層之製造方法，其中該些開口包括雙重金屬鑲嵌結構之介層窗。

26. 如申請專利範圍第19項所述之光阻層之製造方



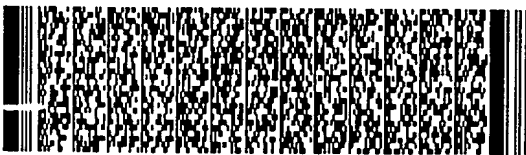
#### 六、申請專利範圍

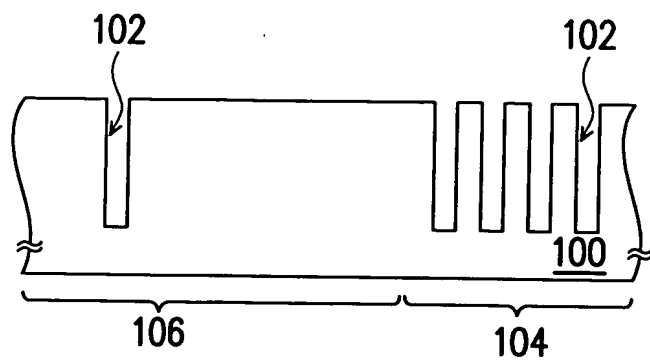
法，其中該些開口包括雙重金屬鑲嵌結構之溝槽。

27. 如申請專利範圍第19項所述之光阻層之製造方法，其中於該基底上形成該光阻層之步驟之前，更包括於該基底上形成一抗反射層。

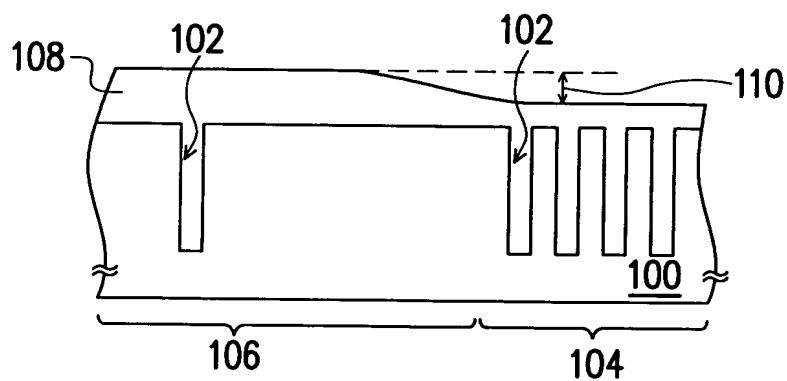
28. 如申請專利範圍第19項所述之光阻層之製造方法，其中於該基底上形成該光阻層之步驟之前，更包括進行一回蝕刻製程將該旋塗材料層蝕刻至與該基底表面相距一段預設距離。

29. 如申請專利範圍第19項所述之光阻層之製造方法，其中該蝕刻選擇比大於3。

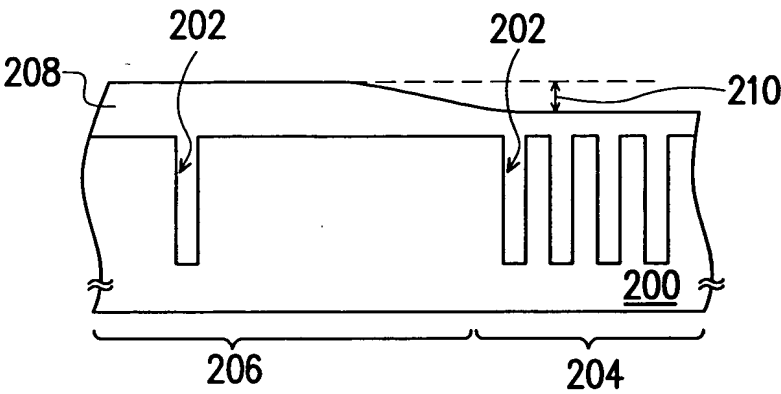




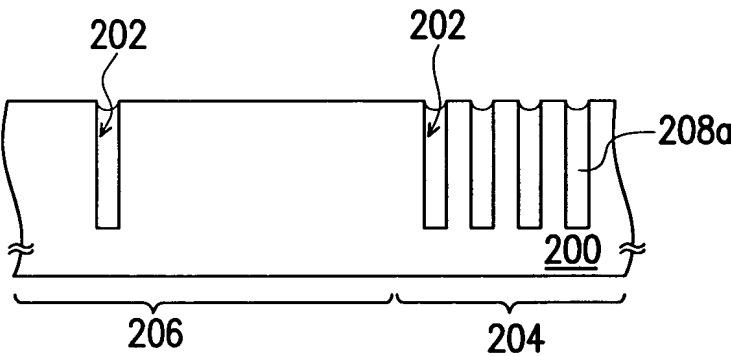
第 1A 圖



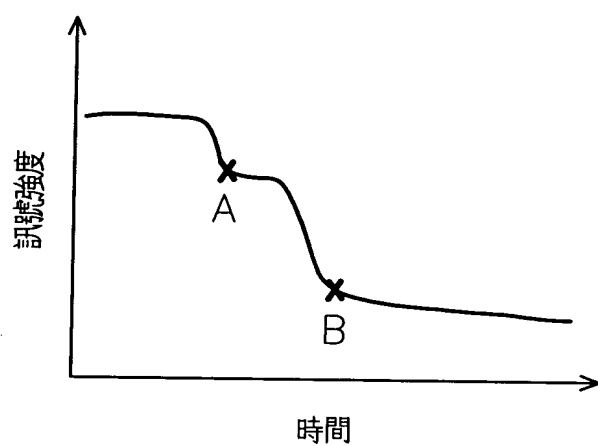
第 1B 圖



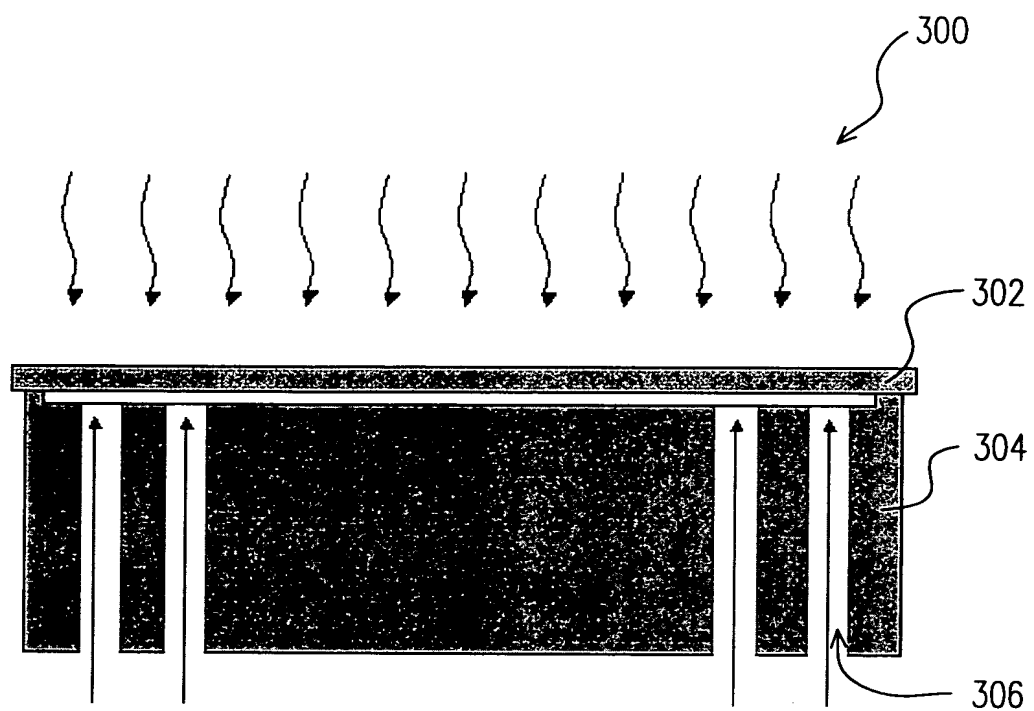
第 2A 圖



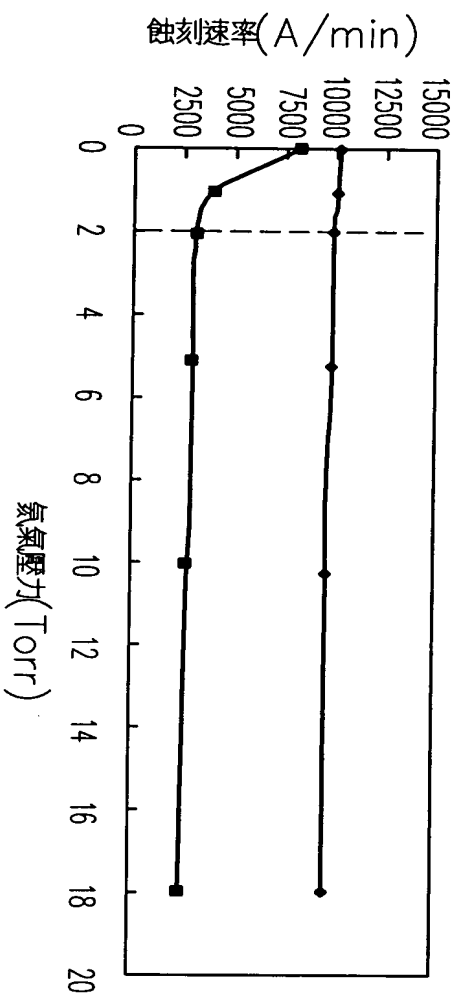
第 2B 圖



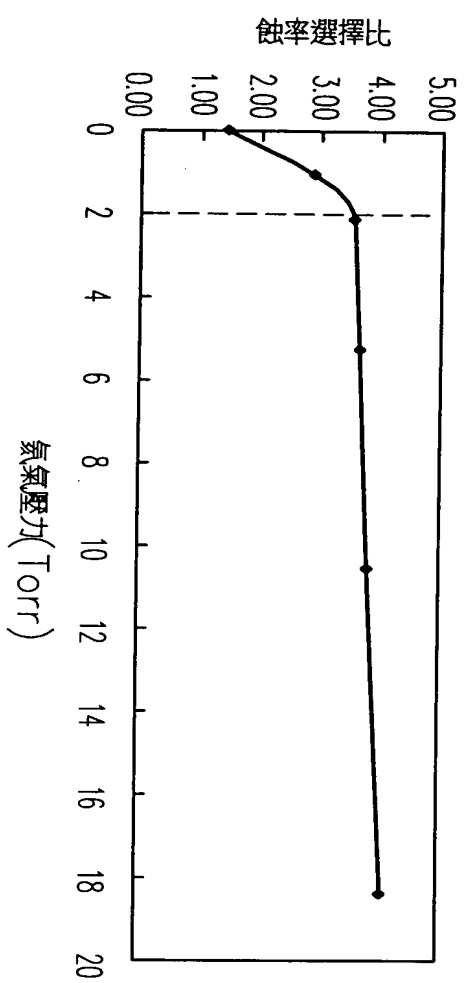
第 3 圖



第 4 圖

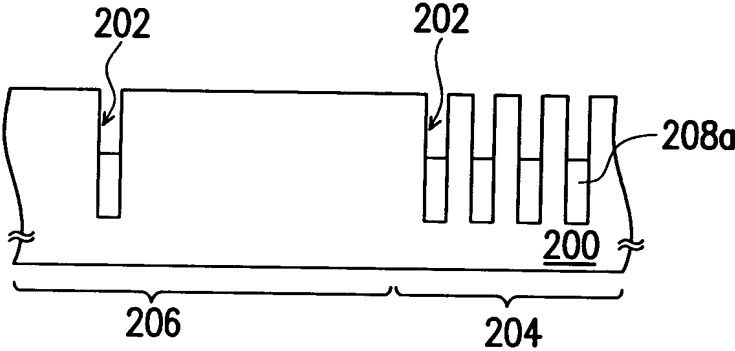


第 5 圖

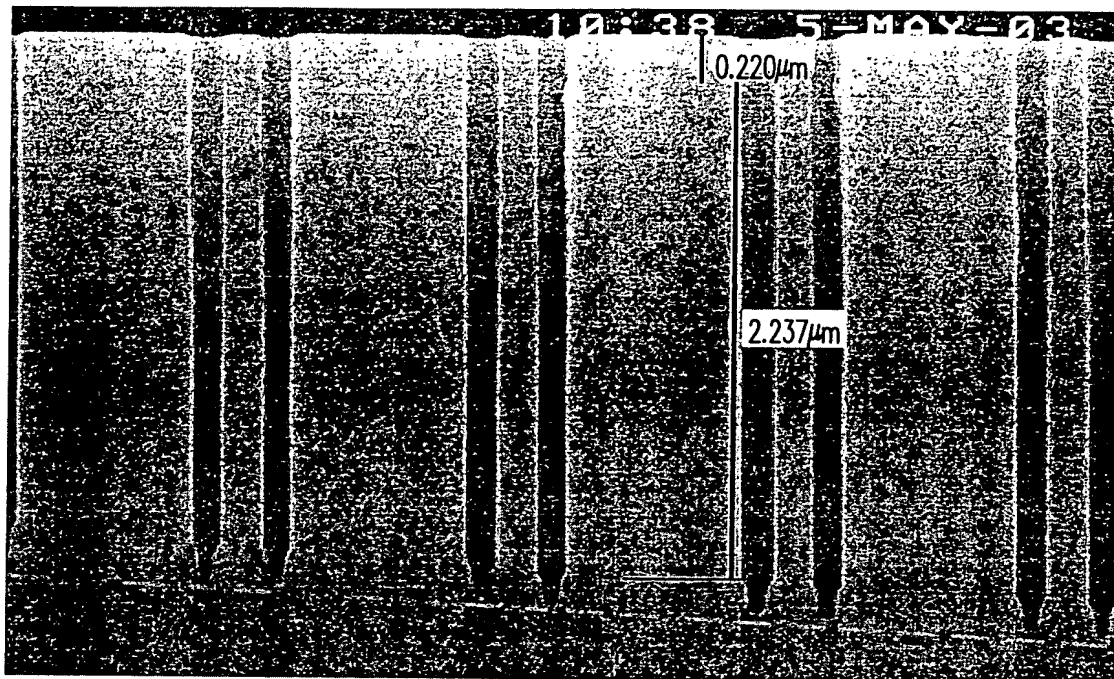


第 6 圖

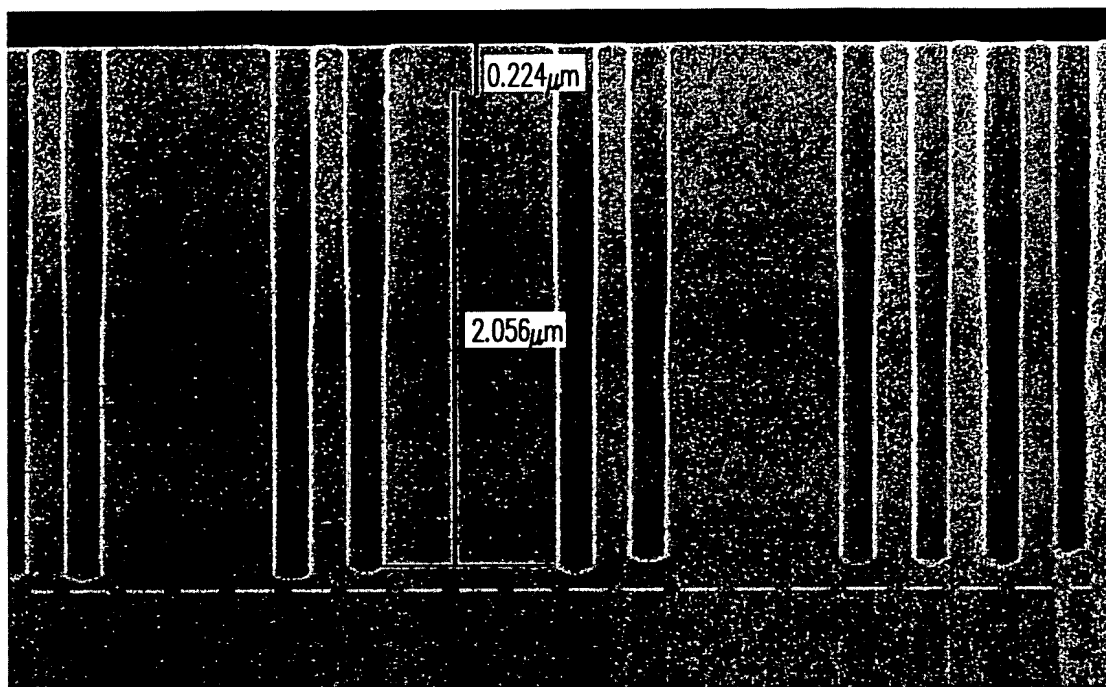




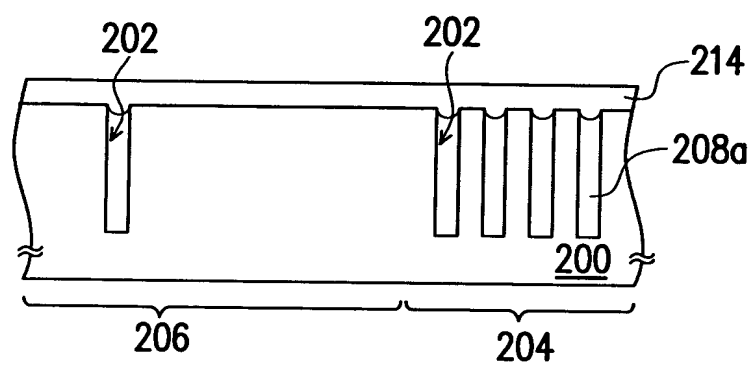
第 7 圖



第8A圖



第 8B 圖

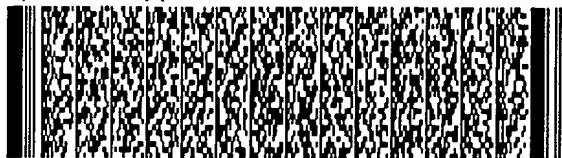


第 9 圖

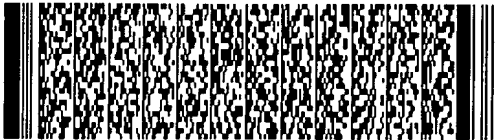
第 1/25 頁



第 1/25 頁



第 2/25 頁



第 3/25 頁



第 3/25 頁



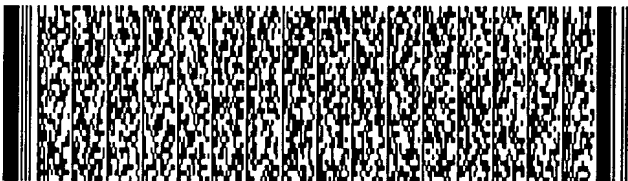
第 4/25 頁



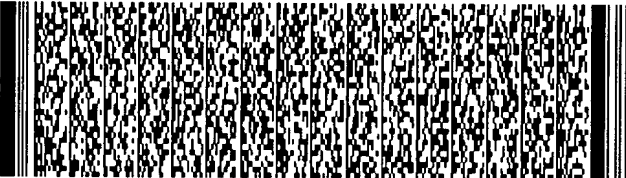
第 5/25 頁



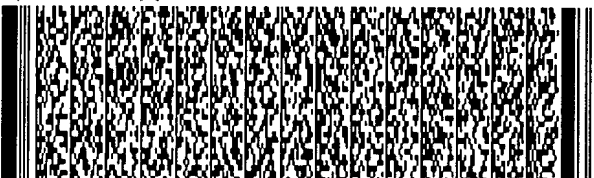
第 6/25 頁



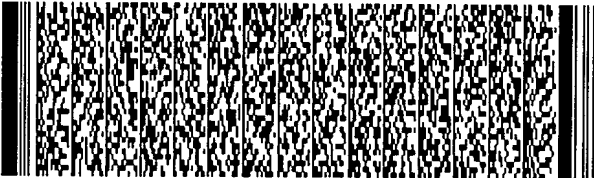
第 6/25 頁



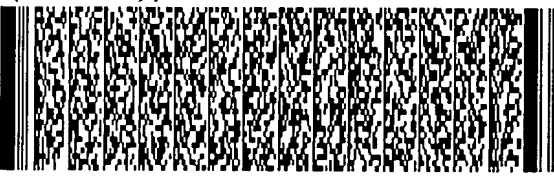
第 7/25 頁



第 7/25 頁



第 8/25 頁



第 8/25 頁



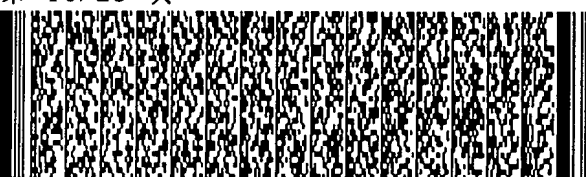
第 9/25 頁



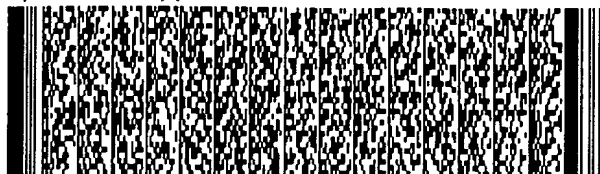
第 9/25 頁



第 10/25 頁



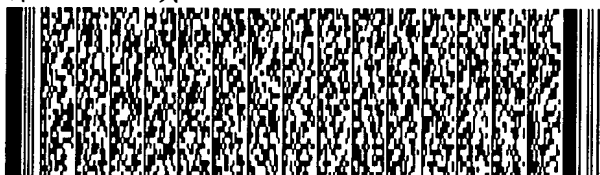
第 10/25 頁



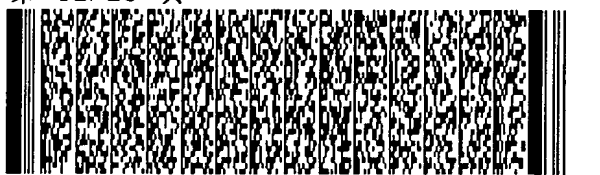
第 11/25 頁



第 11/25 頁



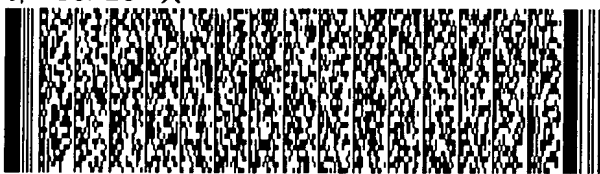
第 12/25 頁



第 12/25 頁



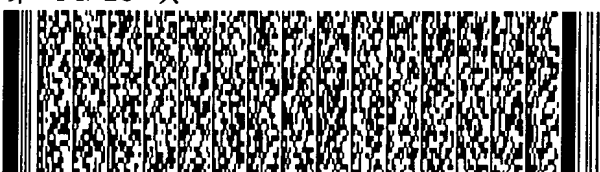
第 13/25 頁



第 13/25 頁



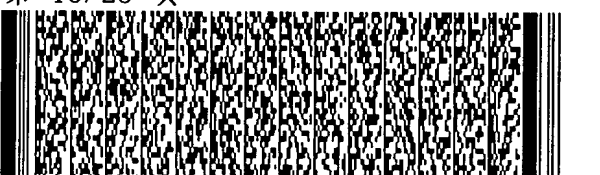
第 14/25 頁



第 14/25 頁



第 15/25 頁



第 15/25 頁



第 16/25 頁



第 16/25 頁



第 17/25 頁



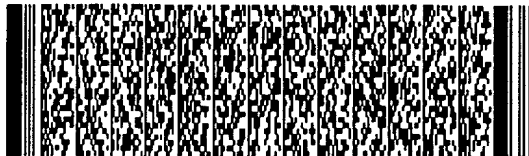
第 17/25 頁



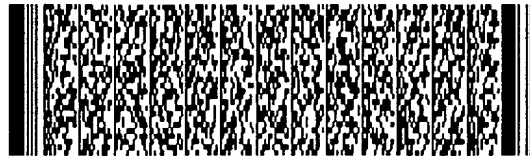
第 18/25 頁



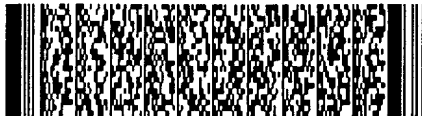
第 19/25 頁



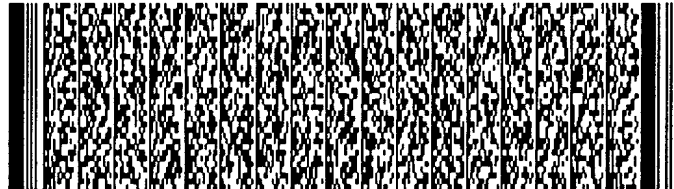
第 19/25 頁



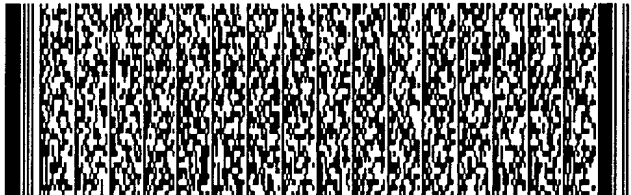
第 20/25 頁



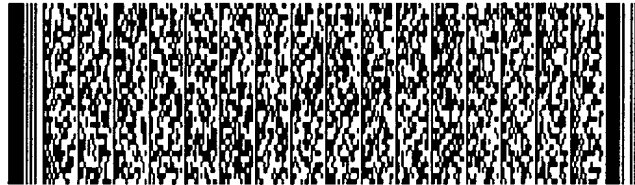
第 21/25 頁



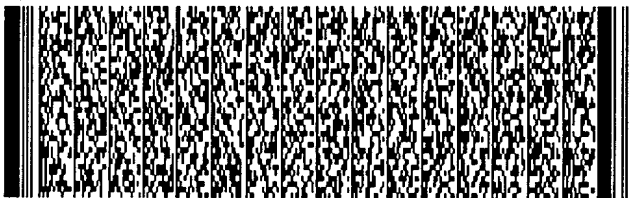
第 22/25 頁



第 23/25 頁



第 24/25 頁



第 25/25 頁

